

(4)

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-117098

(43)Date of publication of application : 01.05.1990

(51)Int.Cl.

H05B 41/24

(21)Application number : 63-271806

(71)Applicant :

MATSUSHITA ELECTRIC WORKS LTD

(22)Date of filing : 26.10.1988

(72)Inventor :

YAMANAKA YUKIO

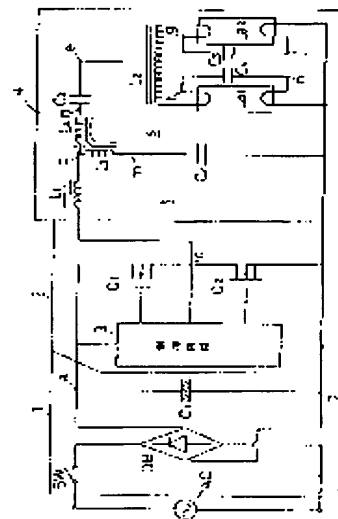
YAMADA KOJI

(54) INVERTER DEVICE

(57)Abstract:

PURPOSE: To restrict a resonance current by composing a first and a second inductance element in such a way that magnetic fluxes produced by the inductance elements offset each other.

CONSTITUTION: A first inductance element L3 is inserted in a resonance circuit part 5 of a vibration circuit part 4, and a second inductance element L4 is inserted magnetically connected with the first inductance element L3 in a load circuit part 6. Both inductance elements L3, L4 are composed in such a way that magnetic fluxes produced by the inductance elements L3, L4 offset each other. If a load is removed, therefore, increase of a resonance current can be restricted easily.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑫ 公開特許公報(A)

平2-117098

⑮ Int. Cl.³

H 05 B 41/24

識別記号

G

庁内整理番号

7913-3K

⑬ 公開 平成2年(1990)5月1日

審査請求 未請求 請求項の数 1 (全6頁)

⑭ 発明の名称 インバータ装置

⑯ 特 願 昭63-271806

⑰ 出 願 昭63(1988)10月26日

⑱ 発 明 者 山 中 幸 男 大阪府門真市大字門真1048番地 松下電工株式会社内
⑱ 発 明 者 山 田 晃 司 大阪府門真市大字門真1048番地 松下電工株式会社内
⑲ 出 願 人 松下電工株式会社 大阪府門真市大字門真1048番地
⑳ 代 理 人 弁理士 竹元 敏 丸 外2名

明 細 書

1. 発明の名称

インバータ装置

2. 特許請求の範囲

(1) 直流電源と、この直流電源の両端に接続される少なくとも第1のスイッチング素子と第2のスイッチング素子との直列回路部と、この両スイッチング素子の少なくとも一方の両端に共振用インダクタと共振用コンデンサとを含む直列回路を接続して成る共振回路部と、この共振用コンデンサに並列的に負荷を含んで接続される負荷回路部とを備えて成るインバータ装置において、前記共振回路部内に第1のインダクタ要素を介挿すると共にこの第1のインダクタ要素と磁氣的に結合して成る第2のインダクタンス要素を前記負荷回路部内に介挿し、両インダクタンス要素をそれぞれのインダクタンス要素により発生する磁束が互いに打ち消される方向に構成したことを特徴とするインバータ装置。

3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

本発明は、負荷に高周波電力を給電するインバータ装置に関するものである。

(従来技術)

従来、この種のインバータ装置として広く用いられているものに、コンデンサとインダクタとの直列共振作用を利用したものがある。

一般的な従来例として、直流電源の両端にスイッチング素子を介してコンデンサとインダクタとの直列回路が接続され、このコンデンサとインダクタとの直列回路と並列にスイッチング素子が接続され、前記コンデンサと並列に負荷が接続され、両スイッチング素子が交互に高周波にてオン・オフすることにより高周波電力を負荷に給電するものがある。

このような従来例では、負荷が接続されている場合には、負荷にとって最適な回路条件を容易に設定することができるのであるが、負荷が取り外された場合(以下無負荷状態と称する)には、こ

のような最適な回路条件を満たしながら、しかもコンデンサとインダクタとによる直列共振作用を弱い共振状態に維持することに困難な場合が多く、そのためにコンデンサ両端に過大な電圧が発生したり共振回路を形成する閉回路内に過大な電流が流れて負荷やスイッチング素子等に悪影響を及ぼしてしまうという問題があった。

そこで、従来、例えば特願昭61-5241号に示す放電灯点灯装置のように、負荷である放電灯の有無の検出を確実に行える構成にして、放電灯が取り外された場合にはすみやかに高周波出力電圧を制限するようにしたものがある。

しかしながら、このような構成では負荷である放電灯の有無の検出を確実に行える回路手段が必要であり、この回路手段により常に損失が発生したり部品数の増加や検出制御回路の複雑化を招く等の問題があった。

このような問題点についてバランサを用いた多灯用を例として以下に説明する。なお、多灯用の点灯装置として点灯時の安定化のためにバランサ

を用いることはよく知られている（例えば特願昭54-163925号等）。

第5図に示すものはこのような従来例の回路図であり、その構成は、交流電源ACと、この交流電源ACからの出力を受けて直流電圧を出力する整流平滑手段10と、この直流電圧に結合されスイッチング要素を高周波オン・オフ駆動するスイッチング部20と、このスイッチング部20に結合され負荷La1、La2を含みこの負荷に高周波電力を供給して成る振動回路部40とから成るものである。

整流平滑手段10は、交流電源ACの両端に電源スイッチSWを介して整流器DBの交流入力端が接続され、この整流器DBの直流出力端に平滑コンデンサC1が接続されて構成されている。

スイッチング部20は、平滑コンデンサC1の両端にトランジスタQ1とトランジスタQ2との直列回路が接続され、さらに制御回路30も接続されて構成され、両トランジスタQ1、Q2が制御回路30により交互に高周波オン・オフ駆動されている。（ここで、両トランジスタQ1、Q2にはそ

れぞれダイオードが逆並列に内蔵されて接続されている。）

振動回路部40は、トランジスタQ2の両端にインダクタL1と共振用コンデンサC2との直列回路が接続されて共振回路部50が形成され、この共振用コンデンサC2の両端に直流阻止用コンデンサC3とバランサL2とを介して、このバランサL2の一方に負荷である放電灯La1が接続され、他方に放電灯La2が接続されて負荷回路部60が接続されている。そして、両放電灯La1、La2の非電源側フィラメント端子間（f-h、g-i）にそれぞれ予熱用コンデンサC4、C5が接続されフィラメントへの予熱電流の経路が構成されている。

また、この振動回路部40には一方の放電灯La1に分圧抵抗R1、R2、R5、R6及びダイオードD1から成る検出回路を形成すると共に、他方の放電灯La2にも分圧抵抗R3、R4、R7、R8及びダイオードD2から成る検出回路を形成して、万一、両放電灯La1、La2のフィラメント断

線等による無負荷状態になった場合にはすみやかに共振回路部50に流れる電流を抑制する方向に制御回路部30を制御する無負荷状態の検出手段が構成されている。

以下、従来例の動作状態を説明する。

（放電灯が正常に取り付けられている場合）

まず、電源スイッチSWが投入されると、交流電源ACからの給電を受けて整流平滑手段10により直流電圧が出力され、この直流電圧を受けて両トランジスタQ1、Q2が制御回路30により交互に高周波オン・オフ駆動される。トランジスタQ1オンの場合には、平滑用コンデンサC1からオン状態のトランジスタQ1→共振用インダクタL1→共振用コンデンサC2の閉回路に電流が流れ、トランジスタQ2オンの場合には、共振用コンデンサC2→共振用インダクタL1→オン状態のトランジスタQ2の閉回路に電流が流れて共振作用を生じる。ここで、比較的高い周波数により両トランジスタQ1、Q2がオン・オフしているので、第2図（ロ）に示すように制御回路30の動作周波

数は図中右側の方向となり共振回路部50に流れる共振電流は少ない。このために、共振用コンデンサC2の両端電圧も低く放電灯La1, La2は始動することではなく、この間は予熱用コンデンサC4, C5を通る電流にてそれぞれのフィラメントが予熱されている。

次に、制御回路30の動作周波数を徐々に減少させて共振電流を徐々に増加させて行くと、ついには両放電灯La1, La2は始動点灯してしまうことになる。両放電灯La1, La2が点灯すると、負荷回路部60のそれぞれの回路要素が共振回路部50に影響を及ぼすようになり、第2図に示す共振特性とは異なる点灯時の共振特性(図示せず)となり少ない共振電流にて継続することになる。

(無負荷状態の場合)

万一、放電灯La1, La2が取り外された場合には、先に説明したような点灯時の共振特性の共振点に移行することはない。従って、過大な共振電流が流れ続けるために両トランジスタQ1, Q2が短期間に劣化若しくは破壊に至ることになる。

磁気的に結合して成る第2のインダクタンス要素を負荷回路部内に介挿し、両インダクタンス要素をそれぞれのインダクタンス要素により発生する磁束が互いに打ち消される方向に構成したことを特徴とするものである。

(作 用)

本発明は、上記のように両インダクタンス要素をそれぞれのインダクタンス要素により発生する磁束が互いに打ち消される方向に構成したので、負荷が接続されている場合には共振回路部の共振条件に前記インダクタンス要素が実質的に影響を及ぼすことなく、無負荷状態になった場合に共振回路部に共振電流を抑制する方向に前記インダクタンス要素が作用することになる。

従って、無負荷状態を検出して共振電流を抑制する手段が簡単に精度よく構成できると共に、負荷接続時に実質的に影響を及ぼさないので振動回路部の設計の自由度が大きくなるものである。

(実施例)

以下、本発明を実施例に基づいて詳細に説明す

このために、無負荷状態の検出手段を設けてすみやかに共振回路部50に流れる電流を抑制する方向に制御回路部30を制御して両トランジスタQ1, Q2等の回路構成要素を保護している。

(発明が解決しようとする問題点)

このように、従来のインバータ装置にあっては、無負荷状態になった場合に共振電流が増大して回路要素が劣化してしまうので、これを保護するために無負荷状態の検出手段等を設ける必要があった。このために、検出用の回路部品が増加したり回路が複雑になったりノイズなどによる誤動作の原因になったりするという問題があった。

本発明は、上記問題点を改善するためになされたもので、その目的とするところは、負荷を取り外した場合でも容易に共振電流の増加を抑制できるインバータ装置を提供することにある。

(発明の構成)

(問題点を解決するための手段)

本発明は、共振回路部内に第1のインダクタ要素を介挿すると共にこの第1のインダクタ要素と

る。

第1図は本発明の第1の実施例を示すものである。なお、前記第5図に示す従来例と同一機値を有する部分には同一符号を付して重複する説明は省略する。

先の第5図に示す従来例と異なる点は、振動回路部4の共振回路部5内に第1のインダクタ要素L3を介挿し、負荷回路部6内に第1のインダクタ要素L3と磁気的に結合して成る第2のインダクタンス要素L4を介挿し、この両インダクタンス要素L3, L4をそれぞれのインダクタンス要素L3, L4により発生する磁束が互いに打ち消される方向に構成したことである。

このような構成は、一見従来から用いられている所謂バランスに類似しているが、バランスのように積極的に負荷を平衡状態に維持しようとするものではなく、本発明は不平衡状態でもよく要は負荷回路の電流が減少した場合に共振回路部5内の共振電流を制限する方向にインダクタンス要素を作用させるものである。

この両インダクタンス要素 L_3 、 L_4 以外の動作状態はすでに説明した従来例と同様であるので省略する。

(放電灯が正常に取り付けられている場合)

まず、電源スイッチ SW が投入されると、整流平滑手段1により直流電圧が出力され、この直流電圧を受けてスイッチング部2の両トランジスタ Q_1 、 Q_2 が制御回路3により交互に高周波オン・オフ駆動される。

放電灯 L_{a1} 、 L_{a2} が始動するまでは予熱用コンデンサ C_4 、 C_5 を通る電流にてそれぞれのフィラメントが予熱されている。そして、この予熱電流は第2のインダクタンス要素に流れている。一方、第1のインダクタンス要素 L_3 にも共振電流が流れている。

ここで、共振電流による第1のインダクタンス要素 L_3 に発生する磁束と、予熱電流による第2のインダクタンス要素 L_4 に発生する磁束とを略等しくして互いに打ち消す方向に同一鉄心上に巻回して構成しているため、両インダクタンス要素

L_3 、 L_4 のインダクタンス成分が余り発生せず振動回路部4への両インダクタンス要素 L_3 、 L_4 の影響は実質的にはなくなる。第3図(a)に示すように共振回路部5は共振用インダクタンス L_1 と共振用コンデンサ C_2 にて構成されている。この時の共振特性は第2図(ロ)に示しており、動作周波数(ト)による動作点は(ハ)である。

(無負荷状態の場合)

次に、放電灯 L_{a1} 、 L_{a2} が取り外された場合には、負荷である両放電灯 L_{a1} 、 L_{a2} 及び両予熱用コンデンサ C_4 、 C_5 には電流が流れないために、第2のインダクタンス要素 L_4 にも電流が流れなくなる。このために、第1のインダクタンス要素 L_3 により発生する磁束を打ち消す第2のインダクタンス要素 L_4 により発生する磁束が"0"のため、第1のインダクタンス要素 L_3 のみにインダクタンス成分が発生することになる。第3図(b)に示すように共振回路部5は共振用インダクタンス L_1 と共振用コンデンサ C_2 と第1のインダクタンス要素 L_3 にて構成される。この時の

無負荷共振特性は第2図(イ)に示しており、動作周波数(ト)による動作点は(ニ)となる。

従って、共振電流は第2図に示す(ロ)点から(ニ)点に移行することになり、共振電流を回路要素が破壊しないレベルにまで制限することができる。

第4図は本発明の第2の実施例を示すものである。

前記本発明の第1の実施例と異なる構成は、第1のインダクタンス要素 L_3 を共振用インダクタンス L_1 と共用した点である。

この実施例においても、第2のインダクタンス要素 L_4 に流れる電流の変化に応じて共振用インダクタンス L_1 に発生するインダクタンス成分を変化させることができる。このインダクタンス成分は共振電流を抑制する方向に変化している。

なお、スイッチング素子としては本実施例に限らずGTOやサイリスタ等のようなものでもよいことは言うまでもない。

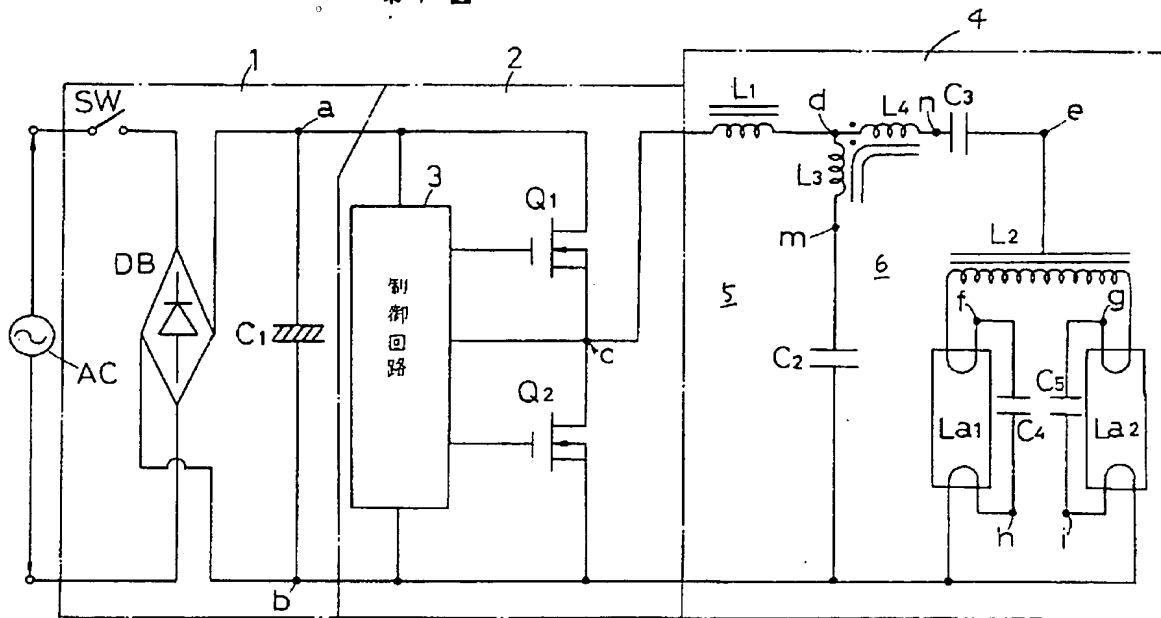
(発明の効果)

本発明は上記のように、共振回路部内に第1のインダクタ要素を介挿すると共にこの第1のインダクタ要素と磁氣的に結合して成る第2のインダクタンス要素を負荷回路部内に介挿し、両インダクタンス要素をそれぞれのインダクタンス要素により発生する磁束が互いに打ち消される方向に構成したので、無負荷状態を検出して共振電流を抑制する手段が簡単に精度よく構成できると共に、負荷接続時には実質的に影響を及ぼさないため振動回路部の設計の自由度が大きくなるものである。

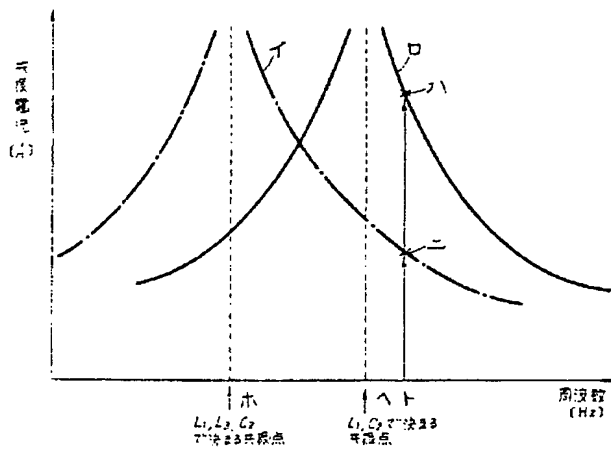
第1図は本発明の第1の実施例を示す回路構成図、第2図及び第3図は同上の動作状態を示す共振特性図、第4図は本発明の第2の実施例を示す回路構成図、第5図は従来例を示す回路構成図である。

1…直流電源、5…共振回路部、6…負荷回路部、 Q_1 …第1のスイッチング素子、 Q_2 …第2のスイッチング素子、 L_1 …共振用インダクタ、 C_2 …共振用コンデンサ、 L_{a1} 、 L_{a2} …負荷。

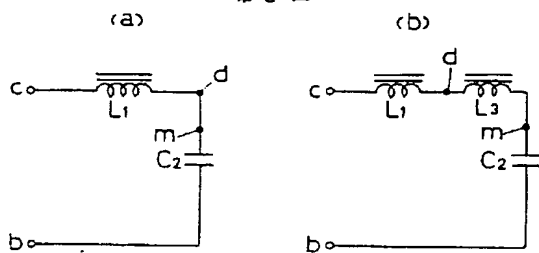
第 1 図



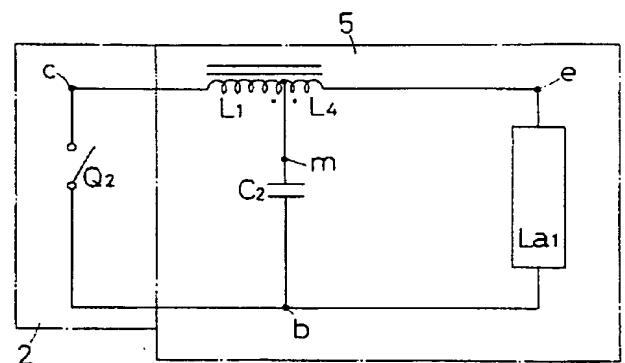
第 2 図



第 3 図



第 4 図



第5図

